

概述

CD4053B 是一块带有公共使能输入控制位的3 路二选一模拟开关电路。

每一个多路选择开关都有两个独立的输入/输出(Y_0 和 Y_1), 一个公共的输入输出端(Z), 和选择输入(S_n)。每一路都包含了两个双向模拟开关, 开关的一边连接到独立输入输出(Y_0 或 Y_1), 另一边连接到公共输入/输出端 (Z)。

当 E 为低电平时, 两个开关中的其中一个被 S_n 选通(低阻导通态)。

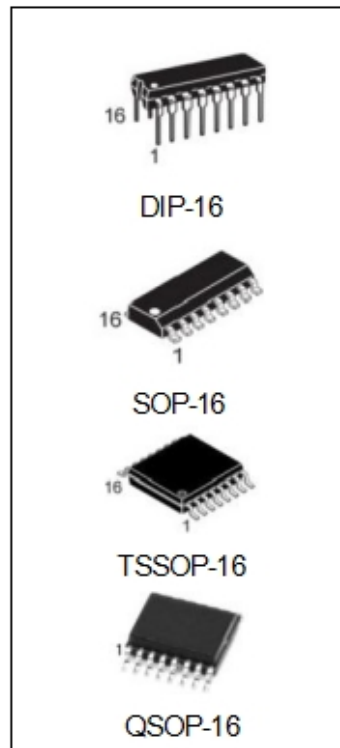
当 E 为高电平时, 所有开关都处于高阻关断态, 与 $S_A\sim S_C$ 无关。

V_{oo} 和 V_{ss} 是连接到数字控制输入 ($S_A\sim S_C$ 和 E) 的电源电压。

($V_{oo}\sim V_{ss}$) 的范围是3~18V。模拟输入输出(Y_0, Y_1 和 Z) 能够在最高 V_{oo} , 最低 V_e 之间变化。对于用做数字多路选择开关, V_{EE} 和 V_{ss} 是连在一起的(通常接地)。

CD4053B 主要应用于模拟多路选择开关、数字多路选择开关及信号选通。

封装形式: DIP-16/SOP-16/TSSOP-16/QSOP-16



订购信息

产品型号	封装	丝印	包装	包装数量
CD4051BE/CD4051BN	DIP-16	CD4051B	管装	1000只/盒
CD4053BE/CD4053BN	DIP-16	CD4053B	管装	1000只/盒
CD4053BM/TR	SOP-16	CD4053B	编带	2500只/盘
CD4053BMT/TR	TSSOP-16	CD4053B	编带	2500只/盘
CD4053BMS/TR	QSOP-16	CD4053B	编带	2500只/盘
CD4053BE/CD4053BN	DIP-16	CD4053B	管装	1000只/盒

功能框图及引脚说明

功能框图

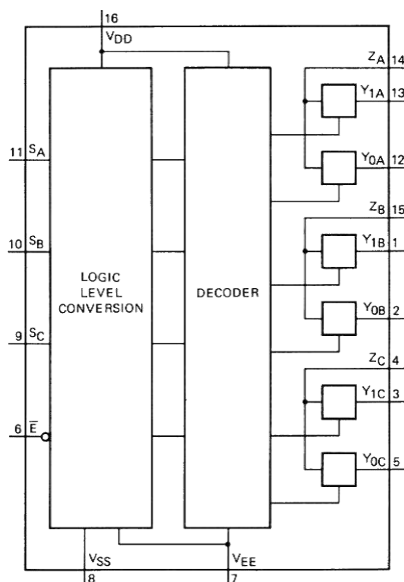


图1、功能框图

单个开关电路图

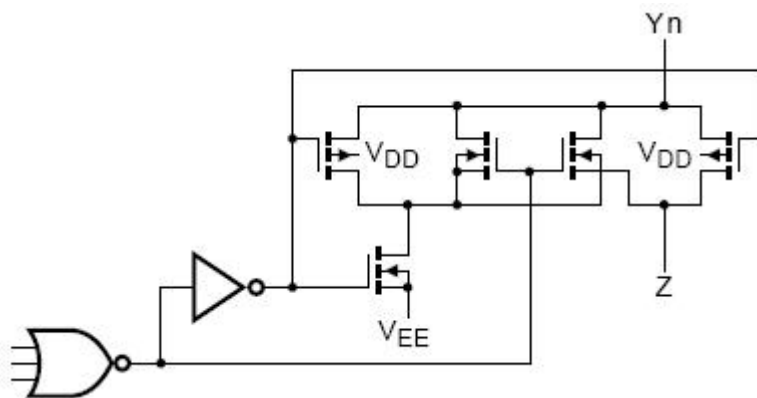


图2、单个开关的原理图

3、逻辑图

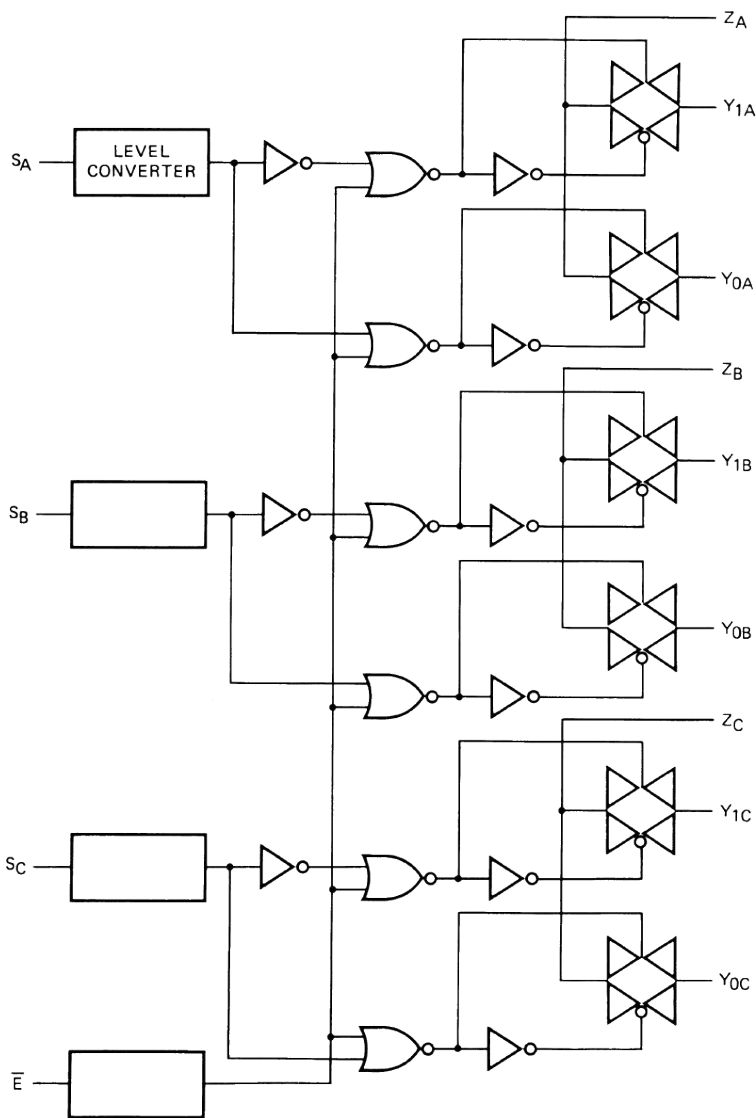
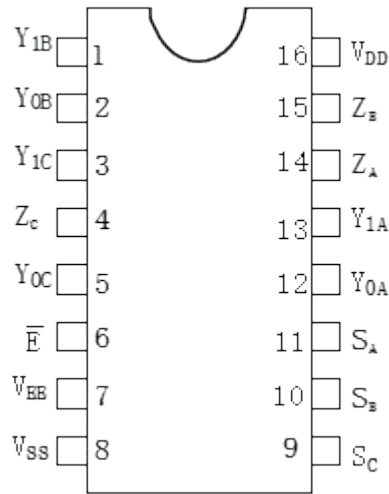


图 3、电路内部逻辑图

引脚排列图



引脚说明

引脚	符号	功能	引脚	符号	功能
1	Y ₁ B	独立输入/输出端	9	Sc	选择输入端
2	Y ₀ B	独立输入/输出端	10	SB	选择输入端
3	Y ₁ C	独立输入/输出端	11	SA	选择输入端
4	Z _c	共用输入/输出端	12	Y ₀ A	独立输入/输出端
5	Y ₀ C	独立输入/输出端	13	Y ₁ A	独立输入/输出端
6	E	使能输入端(低电平有效)	14	Z _A	共用输入/输出端
7	VEE	负电源电压	15	Z _B	共用输入/输出端
8	V _{SS}	接地	16	V _{DD}	正电源电压

功能说明 (真值表、逻辑关系等)

输入		沟道导通
E	S _n	
L	L	Y _{0n} —Z _n
L	H	Y _{1n} —Z _n
H	x	无

H 是高电平状态 (较高的正电压)

L 是低电平状态 (较低的正电压)

“×” 是任意状态

n=A,B,C

极限参数

符号	参数	条件	最小	最大	单位
	电源电压范围		-0.5	+18	V
EE	电源电压范围		-0.5	+18	V
	静态电流	$V_{Do}-V_{EE}=12V$		2	μA
V_i	输入电压范围		-0.5	$V_{bp}+0.5$	V
	高电平输入电流	$V_{Dp}=5V, V=V_{DD}$			μA
	低电平输入电流	$V_{pp}=5V, V_i=0V$		1	μA
V_{IO}	输入输出电压范围		$V_{EE}-0.5$	$V_{op}+0.5$	V
I_K	输入钳位电流	$V_i < -0.5V$ 或 $V_i > V_{po}+0.5V$		± 20	mA
I_{OK}	输入输出钳位电流	$V_{io} < V_{EE}-0.5V$ 或 $V_{io} > V_{Dp}+0.5V$		± 20	mA
I_T	开关导通电流	$V_o = -0.5V \sim V_{pd}+0.5V$		± 25	mA
DD_GND	V_{bp} 或 GND 电流			± 50	mA
PD	功耗			500	mW
STG	贮存温度		-65	+150	$^{\circ}C$
IOP	工作温度		-40	+85	$^{\circ}C$
TL	焊接温度	10秒	DIP封装	245	$^{\circ}C$
			SOP封装	245	

注：极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

推荐使用条件

符号	参数	条件	最小	典型	最大	单位
V_{pp}	电源电压		3.0	5.0	18	V
V_{EE}	电源电压		-6.0		0	V
$V_{pp}-V_{EE}$	电源电压		5.0		15	V
V_i	输入电压		0		V_{bo}	V
V_{io}	输入输出电压		V_{EE}		V_{pp}	V
$t_{r,tf}$	输入上升、下降时间	$V_{cc}=3.0V$			1000	ns
		$V_{cc}=5.0V$			500	NS
		$V_{cc}=6.0V$			400	NS
T_{op}	工作温度		-40	-	+85	$^{\circ}C$

电气特性

直流特性

参数	$V_{op}-V_{EE}(V)$	符号	典型	最大	单位	条件
导通电阻	5 9	R_{on}	350 80	2500 245	Ω	$V_{is}=0 \sim V_{Dp}-V_{EE}$ 见图1
导通电阻	5 9	R_{on}	115 50	340 160	Ω	$V_{is}=0$ 见图1

导通电阻	5 9	R_{oN}	120 65	365 200	Ω	$V_{is}=V_{bD}-V_{EE}$ 见图1
任意两个通道导通电阻的差值	5 9	ΔR_{oN}	25 10	- -	Ω	$V_{is}=0\sim V_{DD}-V_{EE}$ 见图1
关断态漏电流 (所有通道关断)	5 9	I_{ozz}	-	- 1000	nA	E处于 V_{pc}
关断态漏电流 (任一通道)	5 9	I_{ozr}	-	- 200	nA	E处于 V_{EE}

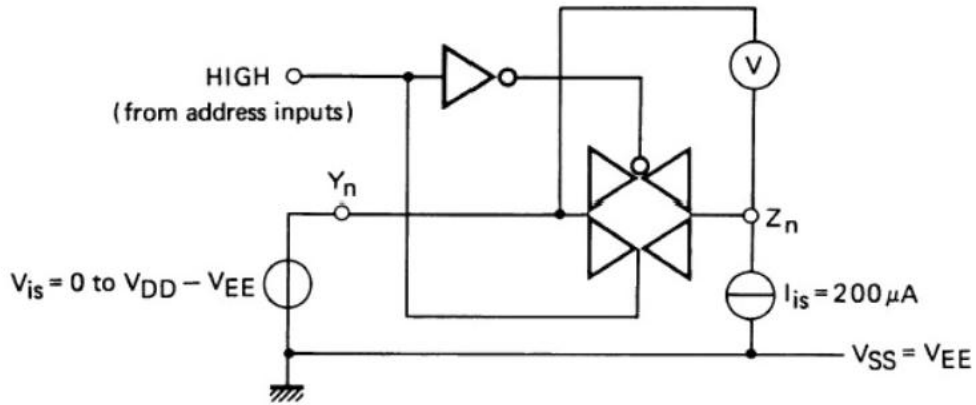


图1 导通电阻的测试

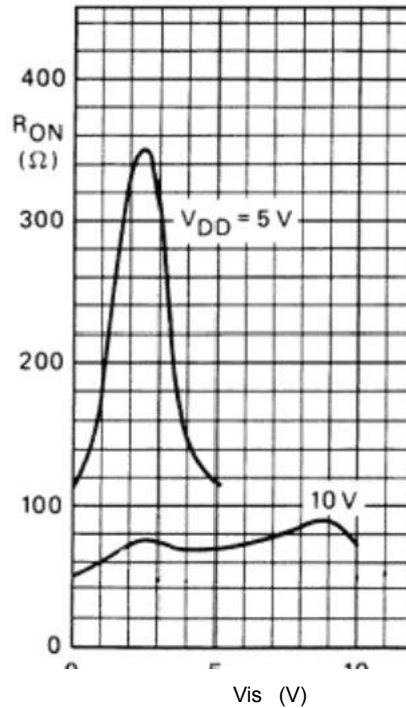


图2 导通电阻是输入电压的函数 ($I_{is}=200\mu A, V_{SS}=V_{EE}=0V$)

交流特性 ($V_{SS}=V_{EE}=0V; T_{amb}=25^{\circ}C$; 输入转换时间小于20ns)

		Vbo(V)	功率计算公式(μW)			f;是输入频率(MHz) fo是输出频率(MHz) CL是负载电容(pF) Z(fo,CL)是输出之和 Vbo是电源电压(V)	
一块电路的动态功率耗散(P)		5 9	2500f+Z(fo,CL) \times Vbo ² 11500f+Z(fo,CL) \times VDp ²				
参数		Vpp(V)	符号	典型	最大	单位	备注
传输延时 Vis → Vos	高到低	5 9	tpHL	10 5	20 10	ns	注释1
	低到高	5 9	tpLH	15 5	30 10	ns	注释1
传输延时 Sn → Vos	高到低	5 9	tpHL	200 85	400 170	nS	注释2
	低到高	5 9	tpLH	275 100	555 200	ns	注释2
输出禁止时间 E→Vos	高	5 9	tpHz	200 115	400 230	ns	注释3
	低	5 9	tpz	200 120	400 245	ns	注释3
输出使能时间 E →Vos	高	5 9	tpzH	260 95	525 190	ns	注释3
	低	5 9	tpz	280 105	565 205	ns	注释3
失真 (正弦波响应)		5 9		0.25 0.04		%	注释4
任意两个通道之间的干扰		5 9		1		MHz	注释5
串扰, 使能端或选择端到输出		5 9		50		mV	注释6
关断态		5 9		1		MHz	注释7
导通态频率响应		5 9		13 40		MHz	注释8

注释: Vis 是 Y 或 Z 端的输入电压, Vos 是 Y 或 Z 端的输出电压

1. RL=10KQ到 VEE; CL=50pF 到 VEE; E=Vss; Vis=Vop (方波); 如图3 所示
2. RL=10KQ; CL=50pF 到 VEE; E=Vss; Sn=Vop (方波); Vis=Voo 和 RL 到 VEE 用来测量 tpLH; Vis=VeE 和 RL 到 Vpp 用来测量 tpHL; 如图3 所示
3. RL=10KQ; CL=50pF 到 VEE; E =VDD(方波); Vis=Voo 和 RL 到 VEE 用来测量 tpHz 和 tpzH; Vs=VeE 和 RL 到 Vop 用来测量 tpz 和 tpzI; 如图3 所示
4. RL=10KQ; Ci=15Pf; 通道开; Vis=Voo(PP)/2(正弦波, 在 Voo/2 处对称), fis=1KHz; 如图4 所示
5. RL=1KQ; Vs=VoD(PP)/2 (正弦波, 在 Voo/2 处对称); 20lg(Vos/Vis)=-50dB; 如图5 所示
6. RL=10KQ到 VeE; CL=15pF 到 VEE; E 或 Sn=Voo (方波); 干扰是 |Vos| (峰值); 如图3 所示
7. R=1KQ; CL=5pF; 通道关; Vs=Voo(P-P)/2(正弦波, 在 Voo/2 处对称); 20lg(Vos/Vis)=-50dB; 如图4 所示

8. $R_T=1K\Omega$; $C_L=5pF$; 通道开; $V_g=V_{oD}(PP)/2$ (正弦波, 在 $V_{oo}/2$ 处对称); $20lg(V_{os}/V_{is})=-3dB$; 如图4 所示

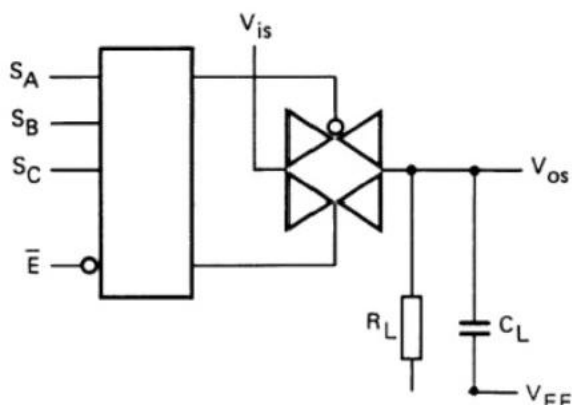


图3

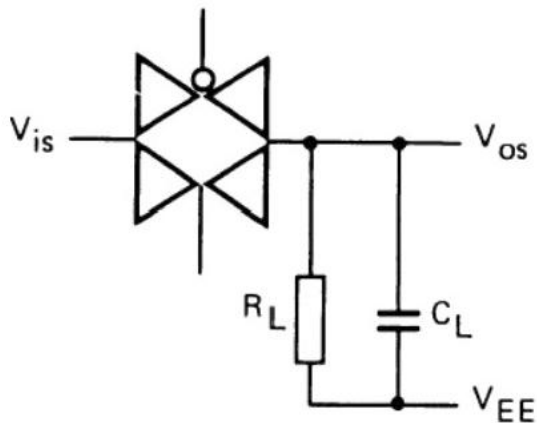


图 4

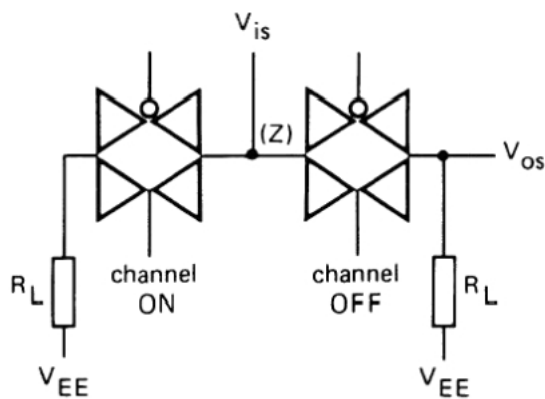


图5

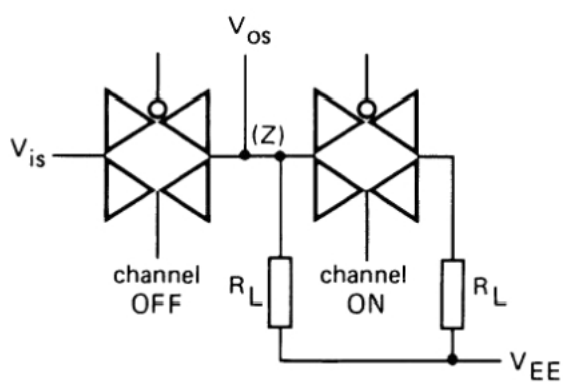
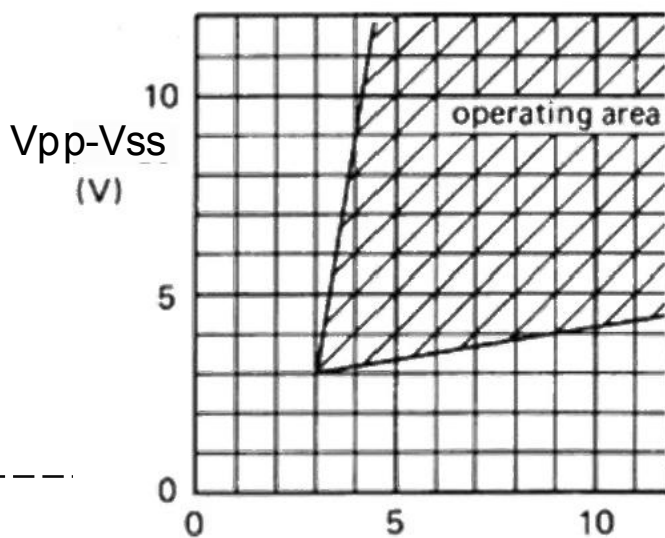


图 6

应用说明

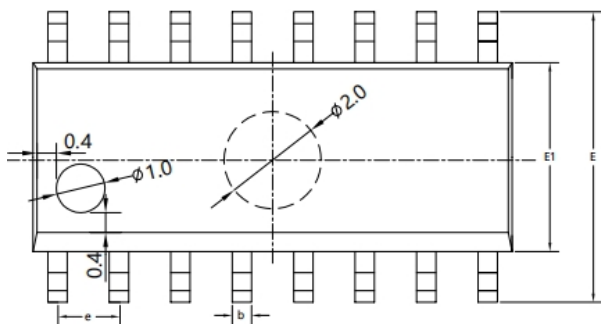
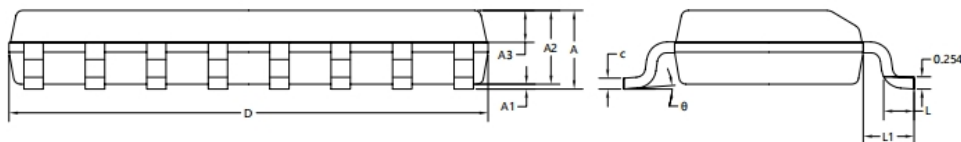
电路工作区域



VDD-VEE(V)

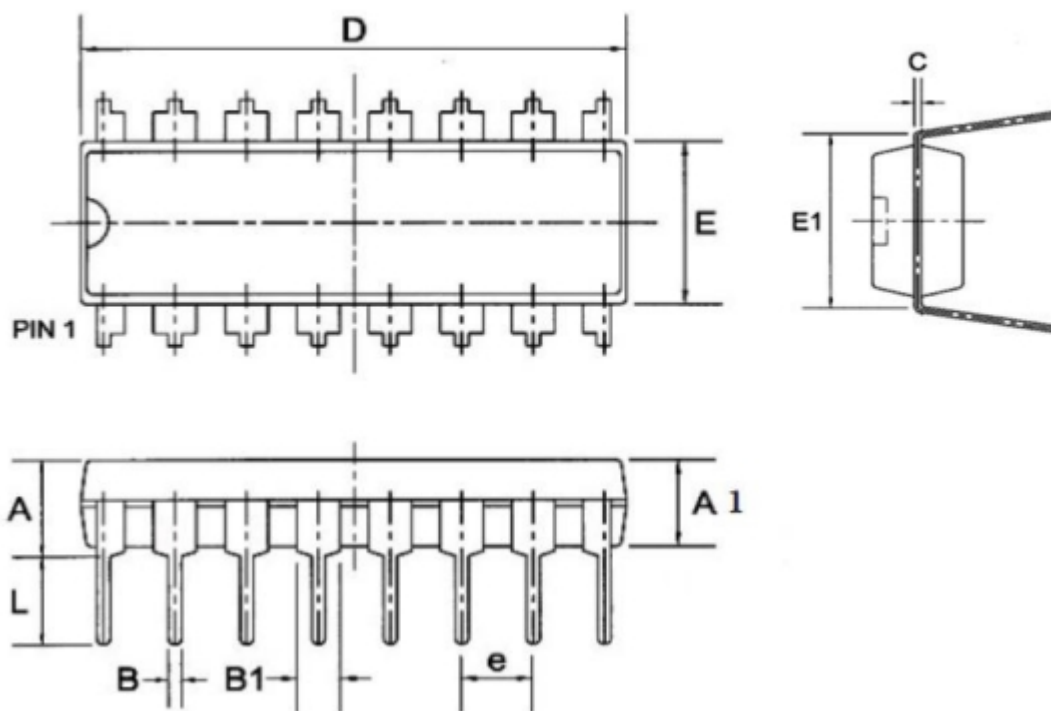
封装外型尺寸

DIP16



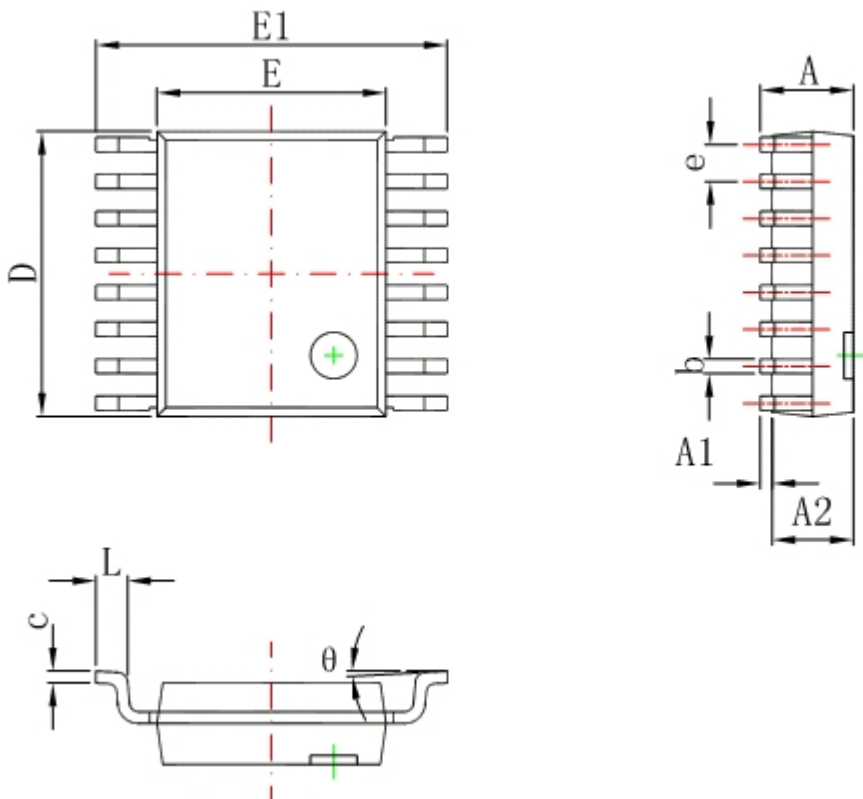
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.50	1.60	1.70
A1	0.10	0.15	0.25
A2	1.40	1.45	1.50
A3	0.60	0.65	0.70
b	0.30	0.40	0.50
c	0.15	0.20	0.25
D	9.80	9.90	10.00
E	5.80	6.00	6.20
E1	3.85	3.90	3.95
e	1.27BSC		
L	0.50	0.60	0.70
L1	1.05BSC		
θ	0°	4°	8°

SOP16



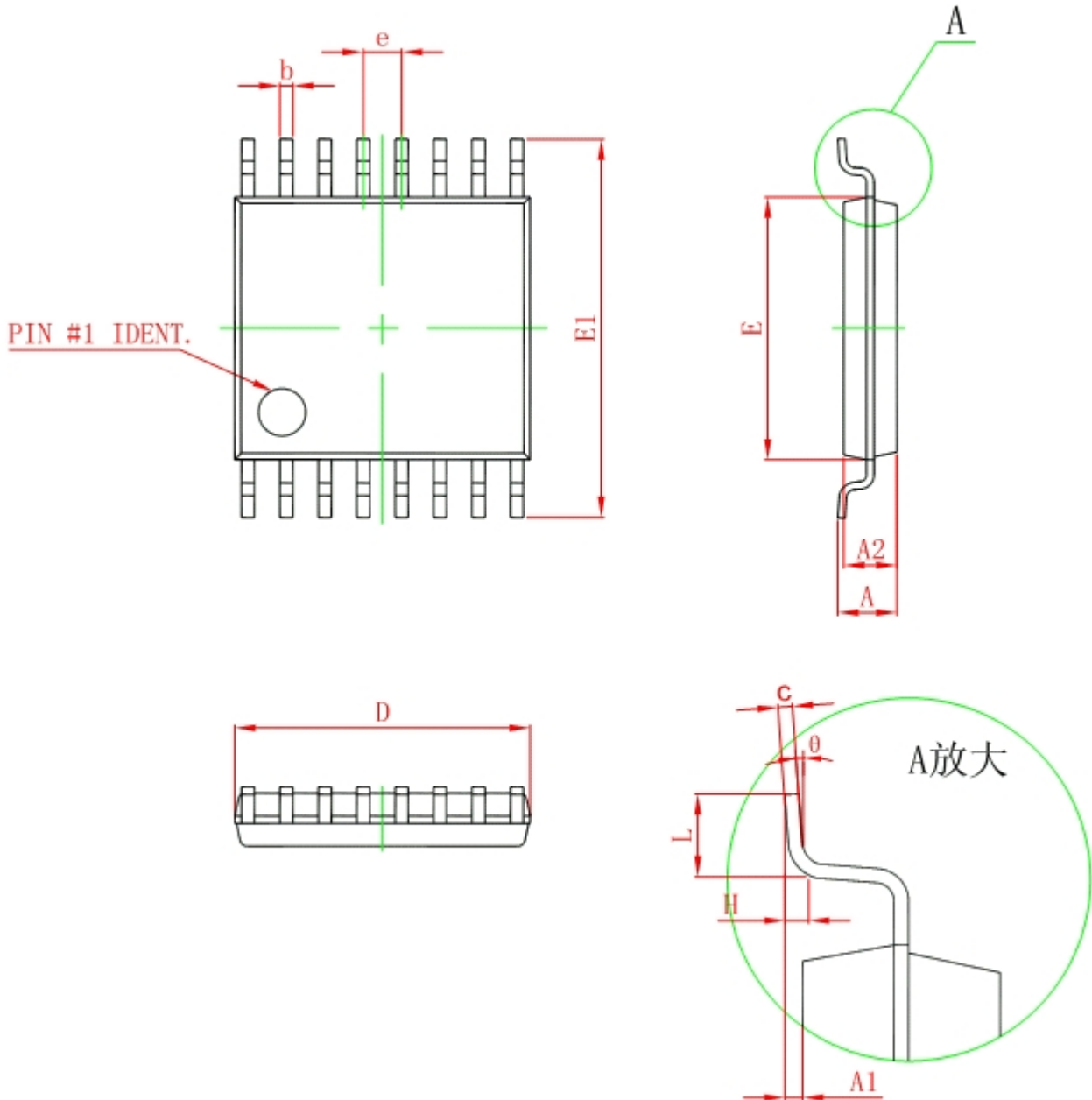
Symbol	Dimensions in Millimeters		
	Min	Nom	Max
A	--	--	4.31
A1	3.15	3.30	3.65
B	--	0.50	--
B1	--	1.6	--
C	--	0.27	--
D	19.00	19.20	19.60
E	6.20	6.50	6.60
E1	--	8.0	--
e	--	2.3	--
L	3.00	3.20	3.60

SSOP16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.200	0.300	0.008	0.012
c	0.170	0.250	0.007	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	0.635 (BSC)		0.025 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

TSSOP16 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
D	4.900	5.100	0.193	0.201
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.100		0.043
A2	0.800	1.000	0.031	0.039
A1	0.020	0.150	0.001	0.006
e	0.65 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25 (TYP)		0.01 (TYP)	
θ	1°	7°	1°	7°

